

جمهورية العراق

وزارة التعليم العالي والبحث
العلمي
جهاز الإشراف والتقويم العلمي



اسم الجامعة: ديالى
اسم الكلية: الهندسة
اسم القسم: هندسة قدرة ومكانن كهربائية
المرحلة: الاولى
اسم المحاضر الثلاثي: نسرين خماس سبع
اللقب العلمي: مدرس
المؤهل العلمي: دك تورا هندسة كهربائية

((أستمارة الخطة التدريسية السنوية))

اسم التدريسي:	نسرين خماس سبع			
البريد الالكتروني:	nisrenkhamas@ yahoo.com			
اسم المادة:	إلكترونيك رقمي			
مقرر الفصل:	٢ ساعة نظري + ٢ ساعة عملي أسبوعيا والنظام سنوي			
أهداف المادة:	تعريف الطالب بصيغ الأرقام في المنطق وكيفية إجراء العمليات الرياضية والمنطقية وطرق التحويل بين الصيغ المختلفة والتعريف بالجبر البوليني وكيفية إجراء عملية التبسيط المختلفة			
التفاصيل الاساسيه للمادة:	بعد التعريف بالأرقام الثنائية يتم التعريف بالدوائر المتسلسلة وغير المتسلسلة في المنطق والتي تعتبر الأساس كمدخل لعلم الحاسوب والأنظمة الذكية			
الكتب المنهجية:	Digital design M.Morris Mano			
المصادر الخارجية:	١- CALCULUS, EARLY TRANSCENDENTALS, STEWART. ٣Edition . ٢- CALCULUS, EARLY TRANSCENDENTALS, STEWART . ٣- "COMPLETE SOLUTION MANUAL VOLUME ONE. ٣Edition			
تقديرات الفصل:	الفصل الأول	نصف السنة	الفصل الثاني	المختبر
	٢٠%	لا يوجد	٢٠%	١٠%
معلومات اضافية:				

جدول الدروس الاسبوعي – الفصل الدراسي الاول

٣. رقم	التاريخ	المادة النظرية	المادة العملية	الملاحظات
١.	٢٧/١١/٢٠١٤	Binary Numbers ,Number Base Conversions ,Octal And Hexadecimal Numbers ,Problems	NOR Gate Logic circuit	
٢.	٣/١٢/٢٠١٤	Complements ,Subtraction with Complements ,Problems ,Signed Binary Numbers , Arithmetic Addition , Arithmetic Subtraction , Problems	NAND Gate Logic circuit	
٣.	١٠/١٢/٢٠١٤	Binary Code s , BCD Code ,BCD Addition ,Decimal Arithmetic ,Problems	XOR Gate Logic circuit	
٤.	١٧/١٢/٢٠١٤	Other Binary Codes , Cray Code ,ASCII Character Code ,Error-Detecting Code, Problems	Test	
٥.	٢٤/١٢/٢٠١٤	Binary Storage And Registers , Registers, Registers Transfer ,Binary Logic ,Definition of Binary Logic, Logic Gates, Problems	AND-OR-Inverter(A-O-I) circuits	
٦.	٣١/١٢/٢٠١٥	Boolean Functions ,Algebraic Manipulation, Complement of a Function ,Problems	Comparator circuit	
٧.	٧/١/٢٠١٥	Canonical and standard Form , Minterms and Maxterms, Sum of Minterms ,Product of Maxterms, Problems	Half-Adder and Full-Adder	
٨.	١٤/١/٢٠١٥	Conversion between Canonical Forms , Standard Forms , Problems	and Full-subtractor circuits	
٩.	٢١/١/٢٠١٥	Other logic Operations , Digital logic Gates, Integrated Circuits, Computer-Aided Design (CAD),Problems	Test	
١٠.	٢٨/١/٢٠١٥	Test		
١١.		عطلة نصف السنة		
١٢.				

جدول الدروس الاسبوعي – الفصل الدراسي الثاني

الاسبوع	التاريخ	المادة النظرية	المادة العملية	الملاحظات
١٣	٢٥/٢/٢٠١٥	Prime Implicants , Five-Variable Map, Problems	Encoder cct	
١٤	٤/٣/٢٠١٥	Product of Sum Simplification ,DON'T-CARE Conditions, Problems	Decoder cct	
١٥	١١/٣/٢٠١٥	NAND AND NOR Implementation ,Exclusive – OR Function , Parity Generating and Checking , Problems	Test	
١٦	١٨/٣/٢٠١٥	Combinational logic ,Design Procedure, Code Conversion example, Binary-Adders –subtractor, HALF Adder, Full Adder, Binary Adder , Problems	Multiplexer cct	
١٧.	٢٥/٣/٢٠١٥	Decimal Adder ,BCD Adder ,Binary Multiplier ,Magnitude Comparator, Problems	De-Multiplexer	
١٨.	١/٤/٢٠١٥	Decoders , Encoders, Priority Encoder, Problems	Test	
١٩.	٨/٤/٢٠١٥	Multiplexes, Boolean Function Implementation ,Three state Gates, Problems		
٢٠.	١٥/٤/٢٠١٥	Test		
٢١.	٢٢/٤/٢٠١٥	Synchronous Sequential Logic , Latch, S-R Latch, D Latch, Problems		
٢٢.	٢٧/٤/٢٠١٥	Flip-Flops ,Edge-Triggered D Flip-Flop , Other Flip-Flops , J-K F/F,T F/F,Problems		
٢٣.	٦/٤/٢٠١٥	State Equations , State Table , Problems		
٢٤.	١٣/٥/٢٠١٥	Registers and Counters , Registers, Register with Parallel load, Shift Registers ,Serial Transfer ,Serial Addition , Problems		
٢٥.	٢٠/٥/٢٠١٥	Counters		
٢٦.	٢٧/٥/٢٠١٥	Test		
٢٧.		review		